

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10070707 A**(43) Date of publication of application: **10 . 03 . 98**

(51) Int. Cl.

H04N 5/92(21) Application number: **09227724**(22) Date of filing: **25 . 08 . 97**(62) Division of application: **02250199**(71) Applicant: **HITACHI LTD**

(72) Inventor: **NISHIMURA KEIZO
OWASHI HITOAKI
ARAI HIDEO
HOSOKAWA KYOICHI
WATAYA YOSHIKUMI**

(54) **DIGITAL INFORMATION RECORDING AND REPRODUCING DEVICE**

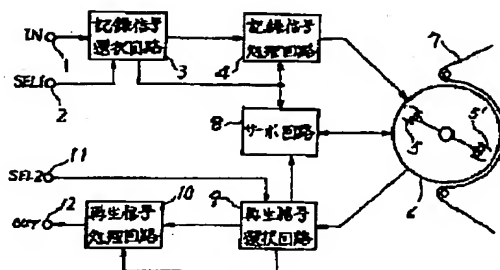
reproducing signals at the speed corresponding to a selected reproducing signal number.

(57) Abstract:

COPYRIGHT: (C)1998,JPO

PROBLEM TO BE SOLVED: To select and record the desired number of signals from multiplexed video signals and to simultaneously reproduce the optional number of the signals from them further by selectively setting a speed for processing the signals of recording and reproduction to a specified value.

SOLUTION: In the case of defining that the multiplex number of time division multiplex video signals inputted from a signal input terminal 1 is N, the compressibility of the respective signals is 1/K and the number of the signals to be selected and recorded among them is L, a recording signal selection circuit 3 outputs the speed control signals of $L \cdot K/N$ fold speed to a recording signal processing circuit 4 and a servo circuit 8. For instance, at the time of $L=4$, $K=6$ and $N=6$, the recording signal processing circuit 4 processes the signals at four-fold speed and supplies them to magnetic heads 5 and 5'. The servo circuit 8 controls both of the rotation speed of a rotary drum 6 and the traveling speed of a magnetic tape 7 at the four-fold speed and thus, the respective selected recording signals are successively recorded on one track on the tape. A reproducing signal processing circuit 10 processes



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-70707

(43) 公開日 平成10年(1998) 3月10日

(51) Int.Cl.⁶

H 0 4 N 5/92

識別記号

庁内整理番号

F I

H 0 4 N 5/92

技術表示箇所

H
C

審査請求 有 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平9-227724
(62) 分割の表示 特願平2-250199の分割
(22) 出願日 平成2年(1990) 9月21日

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 西村 恵造
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所家電研究所内
(72) 発明者 尾鷲 仁朗
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所家電研究所内
(72) 発明者 新井 英雄
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所家電研究所内
(74) 代理人 弁理士 小川 勝男

最終頁に続く

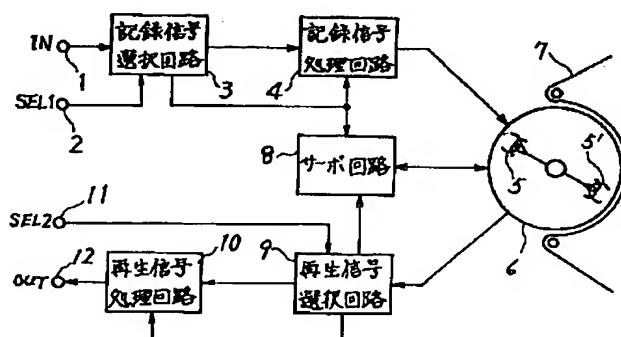
(54) 【発明の名称】 デジタル情報記録再生装置

(57) 【要約】

【課題】 記録時に時分割多重信号から所望の1または複数情報を選択して記録し、再生時に所望の1または複数情報を選択して再生可能なデジタル情報記録再生装置を実現する。

【解決手段】 時分割多重されたデジタル入力信号から所望の信号を選択する手段と、選択された信号を所定の記録信号する手段と、再生信号から所望の信号を選択する手段と、選択された信号に所定の再生信号処理する手段を備え、記録時は時分割多重されたデジタル入力信号から所望の複数情報を選択して、所定の記録信号処理して記録し、再生時は所望の再生信号を選択する手段に応じて所定の再生信号処理して出力することにより達成される。

図 1



【特許請求の範囲】

【請求項1】同一伝送路上に時分割多重して伝送される複数種類のデジタル情報を記録媒体上に記録再生するデジタル情報記録再生装置において、多重された入力信号中から希望する1または複数のデジタル情報を選択する第一の選択手段と、伝送路の伝送速度と情報多重数および上記第一の選択手段の選択結果に応じて、入力信号を所定の記録信号処理する記録信号処理手段と、前記記録信号処理手段で処理した信号を記録媒体上に記録する記録手段と、記録媒体上から信号を再生する再生手段と、前記再生手段で再生された情報から希望する1または複数の情報を選択する第二の選択手段と、前記第二の選択手段の選択結果に応じて、所定の再生信号処理を行う再生信号処理手段と、前記再生信号処理手段で処理した信号を出力する出力手段と、を有し、記録時は多重された入力信号から希望する1または複数のデジタル情報を選択し、所定の記録信号処理して記録媒体上に記録し、再生時は記録時の選択数に依らず希望する1または記録されているデジタル情報数以下の複数の再生情報数を選択し、前記再生情報数の選択に応じて所定の再生信号信号処理して出力することを特徴とするデジタル情報記録再生装置。

【請求項2】前記記録信号処理手段は、少なくとも前記第一の選択手段の選択結果に応じて選択された1または複数の情報を互いに識別する情報を生成し、前記第一の選択手段の選択結果に応じて選択された1または複数の情報とともに、前記記録手段で記録媒体上に記録することを特徴とする請求項1に記載のデジタル情報記録再生装置。

【請求項3】前記再生信号処理手段は、前記第二の選択手段により選択された複数の再生信号を、記録時に付加した前記識別する情報により識別して所定の再生信号処理することを特徴とする請求項1に記載のデジタル情報記録再生装置。

【請求項4】前記出力手段は、上記第二の選択手段により選択された複数の再生信号をそれぞれ同時に並行して出力する複数の出力手段を備えてなることを特徴とする請求項1に記載のデジタル情報記録再生装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はデジタル信号記録再生装置に係り、特に記録信号の数および再生信号の数を可変にすることで、デジタル信号記録再生装置の用途を大幅に広げるものである。

【0002】

【従来の技術】従来、デジタル信号記録再生装置（デジタルVTR）としては、例えば、D2フォーマットVTR等が知られていた。しかしかかる従来のデジタルVTRでは、記録信号を複数にするような多重記録や、複数信号の再生については一切述べられていない。

【0003】

【発明が解決しようとする課題】上記従来のデジタル記録方式のVTRにおいては、高画質、ダビング劣化なしという点が特徴であるが、記録信号の多重化に対する配慮がなされていなかった。このため、例えば同時に配信される複数の情報を記録するには、あるいは同時に複数の情報を再生するには複数のVTRが必要となり、使い勝手上不便が生じるという欠点があった。

【0004】本発明の目的は、希望する複数の情報を多重記録することができ、また同時多重再生も可能なデジタル信号記録再生装置を提供することで、デジタルVTRの利用範囲を広げることにある。

【0005】

【課題を解決するための手段】上記目的は以下のようにして達成される。時分割多重されたデジタル入力信号から所望の信号を選択する手段と、選択された信号を所定の記録信号処理する手段と、再生信号から所望の信号を選択する手段と、選択された信号に所定の再生信号処理する手段を備え、記録時は時分割多重されたデジタル入力信号から所望の複数情報を選択して所定の記録信号処理して、選択した情報を互いに識別可能な情報とともに記録し、再生時は所望の再生信号を選択する手段に応じて所定の再生信号処理して出力することにより達成される。

【0006】

【発明の実施の形態】以下、本発明の詳細を実施例により説明する。

【0007】図1は、本発明によるデジタル信号記録装置の一実施例を示すブロック図である。

【0008】図1において、1は複数のビデオ信号が時分割多重されて入力される信号入力端子、2は入力信号中から1または複数の記録信号を選択するための記録選択信号入力端子、3は入力信号から記録信号を選択する記録信号選択回路、4は記録信号をデジタル処理して媒体に記録する記録信号処理回路、5、5'は磁気ヘッド、6は回転ドラム、7は磁気テープ、8はドラム回転およびテープ走行を制御するサーボ回路、9は多重記録された信号から再生出力する信号を選択する再生信号選択回路、10は再生信号をデジタル処理して出力する再生信号処理回路、11は再生信号中から1または複数の出力信号を選択するための再生選択信号入力端子、12は再生信号出力端子である。

【0009】信号入力端子1より入力された時分割多重ビデオ信号は記録信号選択回路3に入る。記録信号選択回路3には、記録選択信号入力端子2より記録選択信号が入力され、記録信号の選択が行なわれる。たとえば、図2のaに示すようにA、B、C、D、E、Fの6つのビデオ信号が時分割多重入力されており、そのうちA、B、C、Dの4つを選択記録する場合には、記録信号選択回路3の出力は図2のbに示すようになる。この記録

信号選択回路3の出力は記録信号処理回路4に入力され、誤り訂正符号の付加などの記録信号処理が行なわれる。

【0010】また、記録信号選択回路3では、入力時分割多重ビデオ信号の多重数と伝送速度及び記録選択信号による選択記録数に基づいて、速度制御信号を生成し、記録信号処理回路4及びサーボ回路8に出力する。たとえば入力時分割多重ビデオ信号の多重数が6で、そのそれぞれが1/6に時間軸圧縮されて伝送されており、そのうち4つを選択記録する場合には、速度制御信号として4倍速の制御信号を生成する。また、入力時分割多重ビデオ信号の多重数が6で、そのそれぞれが1/12に時間軸圧縮されて伝送されており、そのうち4つを選択記録する場合には、速度制御信号として8倍速の制御信号を生成する。すなわち、多重数N、多重されたそれぞれの信号の圧縮率1/K、選択記録数Lの場合には、 $L \times K / N$ 倍速の速度制御信号を生成する。

【0011】記録信号処理回路4は、この速度制御信号により記録信号選択回路3からの信号を処理する動作速度が変化し、たとえば4倍速の速度制御信号の場合には、通常速度の4倍の速度で信号処理を行い、記録信号を回転ドラム6に取り付けられた磁気ヘッド5、5'に供給する。

【0012】ここで、たとえば入力時分割多重ビデオ信号の多重数が6で、そのそれぞれが1/6に時間軸圧縮されて伝送されており、そのうち4つを選択記録するために4倍速の速度制御信号となっている場合には、記録信号処理回路4への入力信号は通常速度の1つのビデオ信号の4倍の速度の信号となっている。この4倍の速度で入力される信号を4倍の速度で処理し、磁気ヘッド5、5'に供給すると、選択した4つの信号がすべて記録できる。

【0013】また、記録信号選択回路3の構成を、選択記録する各信号がテープ上での1トラック分毎に順次切り替わるようにしておけば、記録信号処理回路4は1トラック分毎に完結した処理を行うことにより、記録信号の選択数および処理速度にたいして互換性を保つことができる。

【0014】以下このようにトラック毎に各ビデオ信号が完結して記録される場合について述べるが、もちろんそれ以外の記録方式、たとえば画素毎やライン毎あるいはフィールド毎に各信号を切り替え記録するような場合にも、本発明を適用できることをあらかじめ断っておく。

【0015】一方、サーボ回路8は、この4倍速の速度制御信号によって回転ドラム6の回転速度を通常速度の4倍となるように制御するとともに、磁気テープ7の走行速度も通常速度の4倍となるように制御する。これにより、磁気テープ7上には図3に示すようにA、B、C、Dの4つの信号がトラック毎に交互に記録される。

【0016】ここで、各トラック毎、すなわち図3に示したA、B、C、D各記録情報毎にID信号として記録信号の選択多重数やその識別符号や番号（たとえばA、B、C、Dあるいは0、1、2、3など）を記録しておけば、再生時の制御に都合がよい。

【0017】なお、上記の例では時分割多重された信号の記録について述べたが、本発明は入力ビデオ信号の信号多重数が1の場合すなわち入力ビデオ信号が1つのみで多重されていない場合にも適用できることは言うまでもない。その場合には記録信号処理回路4やサーボ回路8は入力ビデオ信号の伝送速度に比例した速度で動作するので、たとえば高速ダビングなどに効果を発揮する。もちろん、多重された信号を高速記録することもできることは、上記動作から明らかである。

【0018】そして再生時には、回転ドラム6に取り付けられた磁気ヘッド5、5'により磁気テープ7上より再生された信号は再生信号選択回路9に入力される。再生信号選択回路9では、たとえば再生信号中に含まれるID信号から記録信号の多重数等を検出するなどして速度制御信号を生成し、サーボ回路8にこの速度制御信号をおくる。

【0019】速度制御信号は、記録信号の多重数が4の場合には通常再生速度の4倍速を示す信号、6の場合には6倍速を示す信号というようになる。そして、4倍速の場合にはサーボ回路8は、この4倍速の速度制御信号によって回転ドラム6の回転速度を通常速度の4倍となるように制御するとともに、磁気テープ7の走行速度も通常速度の4倍となるように制御する。

【0020】これにより、記録信号の選択多重数にかかわらず、テープ上の記録された信号がすべてトレースできる。もしID信号として記録信号の多重数を示す信号を持たないシステムでは、この速度制御信号は手動で設定するようにする方式なども考えられる。また、テープ上での記録信号多重数を固定したシステムも考えられ、その場合にはこの速度制御信号は固定値となる。さらに、再生信号選択回路9では、再生選択信号入力端子11から入力される再生選択信号により、磁気ヘッド5、5'により再生される多重記録信号から所望の再生信号を選択し再生信号処理回路10に出力するとともに、選択した数を示す信号をも同じく再生信号処理回路10に出力する。

【0021】この再生信号選択回路9の構成例を示したのが図4のブロック図である。図4において、901は再生信号入力端子、902はメモリ、903はメモリ制御回路、904は選択信号入力端子、905は再生信号出力端子、906は選択数信号出力端子、907は記録信号の多重数等を検出するID検出回路、908は速度制御信号出力端子である。

【0022】図1の磁気ヘッド5、5'により再生された信号が図5のaに示すようにA、B、C、Dの4つの

10

20

30

40

50

信号が多重記録されたものであり、再生選択信号入力端子11から入力される再生選択信号がそのうちA、Cの2つを選択再生するものである場合を例にとって説明する。

【0023】図4の再生信号入力端子901より入力された図5のaに示すような信号は、メモリ制御回路903とID検出回路907に入力される。ID検出回路907では、再生信号中に含まれるID信号より記録多重数等を示す信号を検出し、これより速度制御信号を生成しメモリ制御回路903に入力するとともに速度制御信号出力端子908より出力する。この例では、速度制御信号は通常再生速度の4倍速を示す信号となる。

【0024】メモリ制御回路903では、入力された再生信号をID検出回路907からの速度制御信号により適切な処理速度を設定して、A、B、C、Dの各信号毎に所定のアドレスとなるようにメモリ902に逐次書き込む。ここで、速度制御信号によって設定されるメモリ制御回路903の処理速度は、速度制御信号が4倍速を示す場合には通常再生時の処理速度の4倍となるという具合に、テープ7から再生される信号の記録多重数に比例したものとなるようにしてある。

【0025】したがってテープ7から再生された信号は、すべてメモリ902に書き込まれる。選択信号入力端子904からA、Cの2つの信号を選択再生する選択信号がメモリ制御回路903に入力されていると、メモリ制御回路903は選択数信号出力端子906に“選択数=2”という信号を出力するとともに、メモリ902に対してA、Cの各信号に対する所定の読み出しアドレスを発生するとともに通常再生時の読み出し速度の2倍速でメモリ902からA、Cの信号を図5のbに示すように交互に読み出し、再生信号出力端子905より出力する。

【0026】この選択数信号と再生信号は図1の再生信号処理回路10に輸入され、再生信号処理回路10は選択数信号に応じた処理速度で入力された再生信号の符号誤り訂正処理や画像信号処理を行い、出力端子12より出力する。本例のように“選択数=2”の場合には、これらの信号処理速度は通常速度の2倍となり、図5のbのA、Cの各信号毎に各種の処理を行い、たとえばフィールド毎に交互にAとCの信号を出力する。もちろん、選択信号入力端子11からの再生選択信号が、たとえばCの信号のみを選択するものである場合は、再生信号処理回路10の信号処理は通常速度で行なわれ、その出力信号はCの信号が通常速度で再生されたものとなる。

【0027】以上のように、本発明においては、複数の多重されたビデオ信号から任意の数の信号を選択して同時記録し、さらにその中から任意の数の信号を同時に再生することができる。

【0028】また、再生信号の選択数を複数として同時に再生する場合には、上記したように時分割多重のまま

で出力する場合のほかに、特にアナログ出力の場合には、同時にその複数の再生信号を別々の出力端子から並行して出力する構成も考えられる。

【0029】そのような再生信号処理回路10の構成例を図6に示す。

【0030】図6は複数信号同時出力機能をもたせた再生信号処理回路10のブロック図であり、1001は再生信号入力端子、1002は選択数信号入力端子、1003は信号処理回路、1004は制御回路、1005、1005'、1005''、1005'''は出力信号処理回路、1006、1006'、1006''、1006'''は出力端子である。

【0031】図6に示した例では4つの同時出力を持っているが、もちろんその数はいくつであってもさしつかえない。また、同時出力回路の数と再生信号選択数も、必ずしも一致している必要はない。ここでは、簡単のために再生信号の選択数がここまでの例で述べてきたと同じく2である場合について説明する。

【0032】信号処理回路1003には再生信号入力端子1001を介して、図5のbに示すような2つの信号が多重されたものが入力される。また、選択数信号入力端子1002からは選択数信号として“選択数=2”という信号が入力され、信号処理回路1003および制御回路1004に入る。

【0033】信号処理回路1003では、この“選択数=2”という信号に応じて再生信号入力端子1001からの信号を、通常の1つの信号を処理する速度の2倍の処理速度で誤り訂正その他の処理を行う。もちろん、“選択数=n”の場合には、その処理速度は通常速度のn倍となるように信号処理のクロックを切り替える。

【0034】こうして、信号処理回路1003の出力はたとえば図7のaに示すように、1フィールド毎にAとCの2つの信号が交互に出るようになり、出力回路1005、1005'、1005''、1005'''に同時に入力される。

【0035】制御回路1004では、選択数信号に応じて、出力回路1005、1005'、1005''、1005'''の動作を制御する制御信号と信号選択数に比例した速度のクロックが生成され、それぞれの出力回路に送られる。本例のようにAとCの2つの信号が選択されている場合には、制御回路1004からの制御信号は出力回路1005へは図7のbに示すように信号Aを選択するタイミングで、また出力回路1005'へは同じく図7のcに示すように信号Cを選択するタイミングでそれぞれ送られる。また、クロックは1つの信号のみを出力処理する場合の2倍の周波数のクロックとなる。

【0036】各出力回路1005、1005'、1005''、1005'''は、それぞれ制御回路1004からの制御信号により選択された信号のみを処理して並行してそれぞれの出力端子1006、1006'、1006''、1006'''より出力する。

10

20

30

40

50

06' ', 1006' ' ' からそれぞれ通常再生速度で出力する。

【0037】次に、図6の出力回路1005, 1005', 1005' ', 1005' ' ' の動作を、図8によりもう少し詳しく説明する。図8は図6の出力回路1005, 1005', 1005' ', 1005' ' ' の構成例を示すブロック図である。図8において、1010は入力処理クロック入力端子、1011は入力端子、1012は制御信号入力端子、1013はメモリ制御回路、1014はメモリ、1015は出力信号処理回路、1016は出力端子である。

【0038】図8の入力処理クロック入力端子1010には上記したように入力信号の数に比例したクロックが入力され、ここでは1つの信号のみを処理するのに必要なクロックの2倍の周波数のクロックとなる。入力端子1011にも上記したように、図7のaまたは図9のaに示すようなA, C 2つの信号が交互に入力される。また、同様に制御信号入力端子1012には図7のb, c, d, eに示すような制御信号が入力される。

【0039】入力されたクロック、信号および制御信号はメモリ制御回路1013に入力され、メモリ制御回路1013では制御信号により選択された入力信号のみを、入力されたクロックを用いてメモリ1014に書き込む。本例では制御信号が“High”レベルの時の信号を選択して2倍の速度の入力クロックでメモリ1014に書き込む。

【0040】したがって、制御信号が図7のbに示すような場合は入力信号中のAの信号が、また制御信号が図7のcに示すような場合は入力信号中のCの信号がメモリ1014に書き込まれる。制御信号が図7のd, eに示すようにどの入力信号も選択していない場合には入力信号はメモリ1014には書き込まれない。一方、メモリ制御回路1013は上記したようなメモリ1014への書き込み制御と並行してメモリ1014からの読み出し制御を行う。

【0041】このメモリ1014からの読み出しは出力信号処理回路1015からの出力信号処理クロックにより行われ、再生信号の選択数やそれによる制御信号に関わらず一定の速度で行われる。その結果メモリ1014から読み出され、メモリ制御回路1013から出力信号処理回路1015に送られる再生信号は、図9のbまたはcに示すように1つの信号が選択され通常の再生速度となる。

【0042】したがって制御信号が図7のbに示すように信号Aを選択している場合には図9のcに示すような信号が、また制御信号が図7のcに示すように信号Cを選択している場合には図9のbに示すような信号が出力信号処理回路1015に送られ、画像信号として出力するのに必要な各種の処理が行われて出力端子1016から出力される。

【0043】ところで、制御信号が図7のdやeに示すようにどの信号も選択していない場合には、出力信号を出すこと自体が無意味であるので、メモリ1014の読み書きや出力信号処理回路1015からの出力のいずれかあるいはすべてを停止するようにメモリ制御回路1013や出力信号処理回路1015を構成することもできる。それにはたとえばメモリ制御回路1013で制御信号に“High”がないことを検出して、メモリ1014の書き込み読み出しあるいは出力信号処理回路への出力のいずれかあるいは全てまたは一部を停止すれば良い。

【0044】また、出力信号処理回路1015でも制御信号を入力して検出し、信号選択がなければ出力を停止するようにしたり、またメモリ制御回路1013からの信号がなければ出力を停止するように構成できる。

【0045】上記した例では、再生信号は通常のビデオ信号の再生速度で出力されるが、例えば再生信号を他のシステムにアナログあるいはデジタル信号で高速伝送したり、あるいは本発明の機能の一つである高速ダビングを行うために、再生信号の伝送速度を通常のビデオ信号の再生速度よりも高速にすることもできる。

【0046】その場合は再生系の基本動作速度を通常再生速度より速くなるように設定しておき、サーボ回路8や再生信号選択回路9、再生信号処理回路10の動作速度はこの基本動作速度を基準として記録信号多重数や再生信号選択数によりその動作速度等が変更されるようにすることにより実現できる。

【0047】さらに、再生信号の伝送速度を可変にし、接続する再生信号の伝送路あるいは再生信号を記録する相手のレコーダの性能や機能に適した再生信号の速度が選択できるようにすると効果が大きい。

【0048】以下、別の実施例を用いてその機能の説明を行う。

【0049】図10は再生信号の出力伝送速度を可変にする機能をもたせた本発明の実施例を示すブロック図である。図10において、9' は再生信号選択回路、10' は再生信号処理回路、13は出力信号速度設定入力端子である。

【0050】図10の実施例において、記録系の動作は図1の実施例と同様なので説明を省略する。再生時には、回転ドラム6に取り付けられた磁気ヘッド5, 5' により磁気テープ7上より再生された信号は再生信号選択回路9' に入力される。再生信号選択回路9' には、図1の実施例と同様に再生選択信号入力端子11から再生選択信号が入力されるとともに、出力信号速度設定入力端子13からは出力信号速度設定信号が入力される。ここでは簡単のために出力信号の速度は通常再生速度の整数倍に設定されるものとし、したがって出力信号速度設定信号は整数値をとるものとするが、もちろん整数値以外をとるようにも構成できる。

【0051】再生信号選択回路9'では、図1の実施例と同様にたとえば再生信号中に含まれるID信号から記録信号の多重数等を検出するなどして得た記録多重数を示す値に出力信号速度設定入力端子13から入力された出力信号速度設定信号の値を乗じて速度制御信号を生成し、サーボ回路8にこの速度制御信号をおくる。

【0052】速度制御信号は、たとえば記録信号の多重数が4で出力信号速度が通常速度の2倍速の場合には4×2で通常再生速度の8倍速を示す信号になる。ただしここでの出力信号速度は1つの出力信号あたりの信号速度を示しているの、4つの多重信号のうち1つを選択して2倍速で出力する場合も、4つとも並行してそれぞれ2倍速で出力する場合も、さらに、4つの2倍速の信号を時分割多重して1つの端子から出力する（この場合は伝送路の伝送速度という見方をすれば8倍速と言える）場合も同じ2倍速という表現になっている。

【0053】そして、速度制御信号が8倍速の場合にはサーボ回路8は、この8倍速の速度制御信号によって回転ドラム6の回転速度を通常速度の8倍となるように制御するとともに、磁気テープ7の走行速度も通常速度の8倍となるように制御する。これにより、記録信号の選択多重数にかかわらず、テープ上に記録された信号が出力信号速度の設定がどのような値をとってもすべてトレースできる。

【0054】そして再生信号選択回路9'では、再生選択信号入力端子11から入力される再生選択信号により、磁気ヘッド5、5'により再生される多重記録信号から所望の再生信号を選択し、出力信号速度設定信号の値および再生選択数に対応した速度たとえば出力信号速度が2倍速で再生選択数が4の場合は2×4で1つの信号を通常再生する場合の8倍の速度で再生信号処理回路10'に出力するとともに、選択した数を示す信号すなわち選択数信号をも同じく再生信号処理回路10'に出力する。

【0055】再生信号処理回路10'には、出力信号速度設定入力端子13から入力された出力信号速度設定信号が入力されており、再生信号選択回路9'から入力された選択数信号と再生信号は図1の実施例の再生信号処理回路10に比べて出力信号速度の設定値倍の速度で同様の処理を行う。つまり、再生信号処理回路10'は選択数信号と出力信号速度設定値に応じた処理速度で入力された再生信号の符号誤り訂正処理や画像信号処理を行い、出力端子12より出力する。

【0056】再生信号選択回路9'および再生信号処理回路10'の構成は、図1の実施例の再生信号選択回路9および再生信号処理回路10に出力信号速度設定信号による制御機能を追加し、まったく同じ動作をその動作速度の出力信号速度の設定値倍で行うものであるの、詳しい説明は省略する。

【0057】以上のように、本発明においては、複数の

多重されたビデオ信号から任意の数の信号を選択して同時記録し、さらにその中から任意の数の信号を任意の速度で再生することができる。また、再生信号の選択数を複数として同時に時分割多重で出力したり、同時にその複数の再生信号を別々の出力端子から並行して出力する場合にも、出力信号の伝送速度を任意に設定することができる。

【0058】以上、本発明をヘリカルスキャン方式のデジタル記録VTRに適用した場合について説明したが、もちろん固定ヘッド方式のものに適用しても同様の効果を得ることができる。その場合はヘリカルスキャン方式の場合と比べて時分割多重記録する信号の分割単位の設定に自由度がありシステムの構築に便利である。また、VTR以外の記録再生機への適応や、デジタル信号処理アナログ記録のシステムへの適応も可能であることは言うまでもない。

【0059】

【発明の効果】本発明によれば、複数の信号が多重された入力信号から任意の複数信号を選択して記録することができ、再生時は任意の複数信号を選択して同時多重再生も可能である。例えば、同時に放送される番組を両方とも記録し、後で再生するような使い方などデジタルVTRの利用範囲を拡げる効果がある。

【0060】なお、本発明は以上説明したように入力信号が時分割多重されている場合だけではなく、同時に並行して複数の信号が入力される場合にも適用できる。その場合には、記録信号選択回路3の構成をパラレル入力方式に改めればよい。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すブロック図である。

【図2】図1に示した実施例の記録動作を説明するための信号波形図である。

【図3】記録媒体上の記録パターンの一例を示す図である。

【図4】図1に示した実施例の回路構成を詳述するための一ブロック図である。

【図5】図1に示した実施例の再生動作を説明するための信号波形図である。

【図6】図1に示した実施例の回路構成を詳述するための一ブロック図である。

【図7】図1に示した実施例の再生動作を説明するための信号波形図である。

【図8】図6に示したブロック図の回路構成をさらに詳述するためのブロック図である。

【図9】図1に示した実施例の再生動作を説明するための信号波形図である。

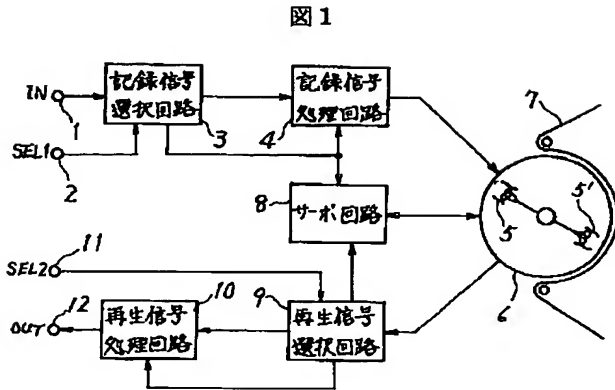
【図10】本発明の第2の実施例を示すブロック図である。

【符号の説明】

3…記録信号選択回路、
4…記録信号処理回路、
8、8'…サーボ回路、
9、9'…再生信号選択回路、
10、10'…再生信号処理回路、
902…メモリ、
903…メモリ制御回路、
907…ID検出回路、

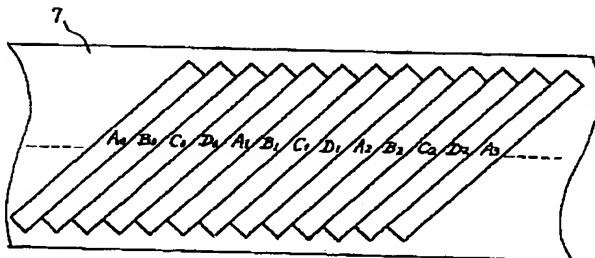
*

【図1】



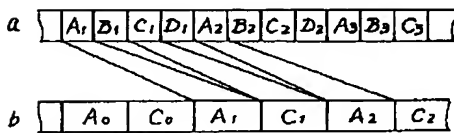
【図3】

図3



【図5】

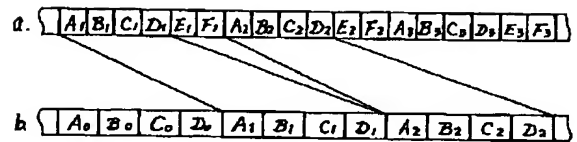
図5



* 1003…信号処理回路、
1004…制御回路、
1005、1005'、1005''、1005'''
…出力回路、
1013…メモリ制御回路、
1014…メモリ、
1015…出力信号処理回路。

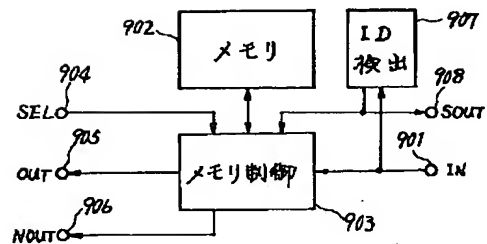
【図2】

図2



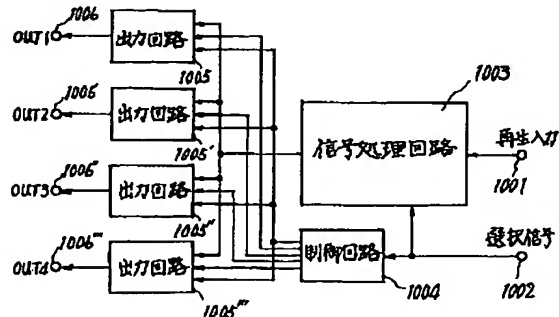
【図4】

図4



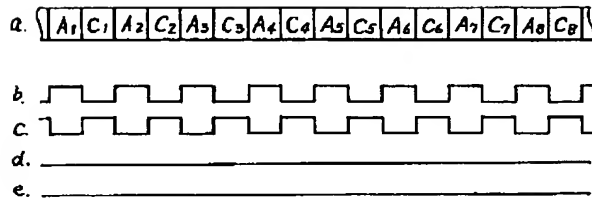
【図6】

図6



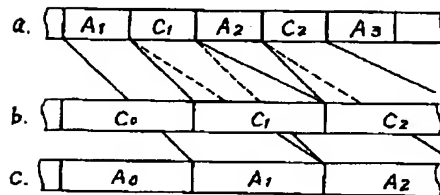
【図7】

図7



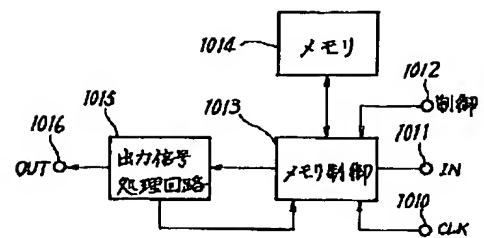
【図9】

図9



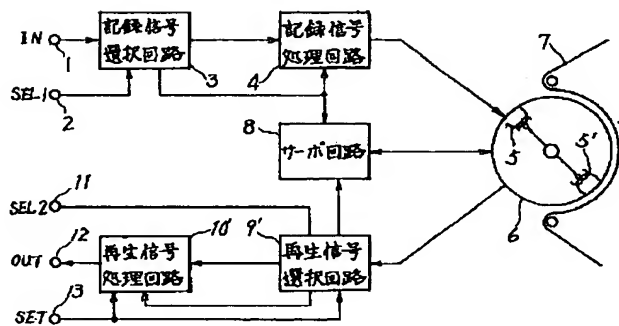
【図8】

図8



【図10】

図10



フロントページの続き

(72)発明者 細川 恭一

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所家電研究所内

(72)発明者 綿谷 由純

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所家電研究所内